

(19)

JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06283907 A**(43) Date of publication of application: **07.10.94**

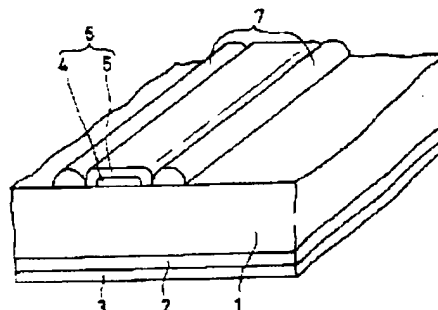
(51) Int. Cl

**H01P 3/08**(21) Application number: **05089354**(71) Applicant: **NIPPON CHEMICON CORP**(22) Date of filing: **24.03.93**(72) Inventor: **SHIBUYA HIDEKI**(54) **MICROSTRIP LINE**

## (57) Abstract:

**PURPOSE:** To reduce the transmission loss and to improve the transmission efficiency of a microstrip line by concentrating the current density distribution of the microstrip line at a high part of high conductivity.

**CONSTITUTION:** An alumina ceramic substrate 1 contains a ground layer on one of both sides, and a strip line 6 is formed on the other side of the substrate 1 by laminating an electroless plating layer 5 on an Ag thick film conductor layer 4. In such a constitution of a microstrip line, the high dielectric constant members 7 are placed on the substrate 1 and at the positions adjacent to both sides of the line 6.



COPYRIGHT: (C)1994,JPO

**THIS PAGE BLANK (C3PT0)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-283907

(43) 公開日 平成 6 年 (1994) 10 月 7 日

(51) Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 P 3/08

審査請求 未請求 請求項の数 4 F D (全 3 頁)

(21) 出願番号 特願平5-89354

(22) 出願日 平成 5 年 (1993) 3 月 24 日

(71) 出願人 000228578

日本ケミコン株式会社

東京都青梅市東青梅 1 丁目 167 番地の 1

(72) 発明者 渋谷 秀樹

東京都青梅市東青梅 1 丁目 167 番地の 1

日本ケミコン株式会社内

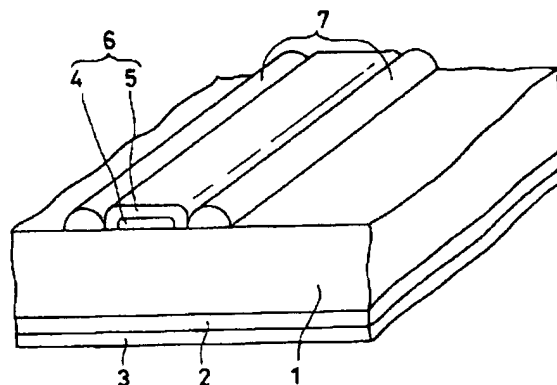
(74) 代理人 弁理士 池内 義明

(54) 【発明の名称】 マイクロストリップライン

(57) 【要約】

【目的】 マイクロストリップラインの電流密度分布を高導電率部分に集中させて伝送損失を減少させ、伝送効率を高める。

【構成】 一方の面にグランド層を備えたアルミナセラミック基板 (1) の他方の面に、A g 厚膜導体層 (4) に無電解メッキ層 (5) を積層してストリップ線路 (6) を形成したマイクロストリップラインにおいて、該ストリップ線路 (6) 両側に隣接させて基板 (1) 上に高誘電体部材 (7) を配置する。



## 【特許請求の範囲】

【請求項1】 一方の面にグラウンド層として導電体層を備えた誘電体基板の他方の面にストリップ状の導電体線路を形成したマイクロストリップラインにおいて、前記導電体線路に隣接して前記誘電体基板上に前記導電体線路の周囲の誘電率よりも高い誘電率を有する誘電体部材を配置したことを特徴とするマイクロストリップライン。

【請求項2】 前記導電体線路は表皮部分の導電率が内部の導電率よりも高いことを特徴とする請求項1に記載のマイクロストリップライン。

【請求項3】 前記導電体線路は、Ag厚膜導体の上に無電解Cuメッキ層を形成したものであることを特徴とする請求項1または2のいずれか1項に記載のマイクロストリップライン。

【請求項4】 前記導電体線路に隣接する誘電体部材の誘電率が、前記誘電体基板の誘電率よりも高いことを特徴とする請求項1から3までのいずれか1項に記載のマイクロストリップライン。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、マイクロストリップラインに関し、特に誘電体基板を挟んだグラウンド層とストリップ線路から構成されるマイクロストリップラインにおいて、ストリップ線路両側に高誘電体部材を配置することにより伝送損失を減少させる技術に関する。

## 【0002】

【従来の技術】例えば、マイクロ波集積回路に用いられるマイクロ波伝送線路として、マイクロストリップラインが使用されている。マイクロストリップラインはアルミナセラミック等の誘電体基板の一方の面に平板状の導電体層からなるグラウンド層を形成し、他方の面にストリップ状の導電体線路を形成して伝送線路を構成している。このマイクロストリップラインの特性は同軸ケーブルを平面的に展開したものと等価であり、特性インピーダンスはストリップ線路の幅、厚さ、誘電体基板の誘電率、厚さによって決定される。

【0003】マイクロ波が導体線路中を伝搬する場合、表皮効果のため電流は導体中心部にはあまり流れず導体の表面近くに集中する。周波数が高くなるほどその傾向は強くなりGHzオーダーになると表皮の深さは数ミクロンになり、ほとんど導体線路の表面だけを流れるようになる。特に導体線路のエッジ部分は電流密度が高くなる。

【0004】従来、ストリップ線路は誘電体基板上にAgペースト等で形成した厚膜導体に無電解Cuメッキ層を積層した構造のものが用いられている。この構造によれば、導電率の低い厚膜導体表面の構造欠陥をCuメッキ層で補い、ストリップ線路表皮部分の導電率を高くすることができるため、表皮効果により電流が導体表面に

集中した場合にも伝送損失を比較的少なくすることができる。

## 【0005】

【発明が解決しようとする課題】しかしながら、それでもなお、Cuメッキ層との界面の欠陥の多いAg厚膜導体層の部分にある程度電流が流れるため伝送損失が発生し、マイクロストリップラインの伝送効率を高めるには限界があった。

【0006】従って、本発明の目的は、マイクロ波の電流密度分布を構造欠陥が少なく導電率の高いCuメッキ層にさらに集中させることにより、マイクロストリップラインの伝送損失を大幅に低減させることである。

## 【0007】

【課題を解決しようとする手段】上記問題点の解決のため、本発明では、一方の面にグラウンド層として導電体層を備えた誘電体基板の他方の面にストリップ状の導電体線路を形成してマイクロストリップラインを構成し、前記導電体線路の表皮部分が比較的高い導電率を有するマイクロストリップラインにおいて、前記導電体線路に隣接して前記誘電体基板上にこの導電体線路表面に接する周囲の誘電率よりも高い誘電率の誘電体部材を配置したものである。

【0008】また前記導電体線路は、例えば、Ag厚膜導体の上に無電解Cuメッキ層を積層形成して構成できる。

【0009】また前記誘電体部材の誘電率は誘電体基板の誘電率よりも高くすると好都合である。

## 【0010】

【作用】このような構成により、導電体線路の両側に隣接して、この導電体線路に接する空気等の周囲の誘電率よりも高い誘電率の誘電体部材を配置することにより、導電体線路を流れるマイクロ波の電流密度分布が線路両側の誘電体隣接部にさらに集中する。従って、構造欠陥の多いAg厚膜導体のCuメッキ層との界面部分に流れる電流の割合が減少し、導電率の高いCuメッキ層表面に多く流れるようになるため、伝送損失が低減しマイクロ波伝送回路の伝送効率が向上する。

【0011】また、この導電体線路に隣接させて配置する誘電体部材を、誘電体基板の誘電率よりも大きい誘電体の誘電体部材を使用することにより、電流密度分布をさらにCuメッキ層に集中することができ、伝送損失を大幅に低減することができる。

## 【0012】

【実施例】以下、図面を参照して本発明の実施例につき説明する。図1は本発明の一実施例に係わるマイクロストリップラインの概略の構造を示す斜視図である。同図の構造においては、アルミナセラミック基板1の一方の面にはグラウンド層としてAgペースト等により形成した厚膜導体層2に無電解Cuメッキ層3が積層されている。また、他方の面には同様にAgペースト等により形

3

成した厚膜導体層4に無電解メッキ層5が積層された平板状のストリップ線路6が形成されている。このストリップ線路6の両側に隣接平行して、ガラス等の誘電損失( $\tan \delta$ )の小さい高誘電体部材7が配置されている。

【0013】この高誘電体部材7は、例えばアルミナセラミック基板1にAg厚膜導体4を印刷した後に形成され、次にAg厚膜導体4の上に無電解メッキ層5が形成される。

【0014】以上のような構成を有するマイクロストリップラインにおいては、ストリップ線路6にマイクロ波電流が流れると、表皮効果のため大部分の電流は無電解Cuメッキ層5のエッジ部分に集中するが、一部はAg厚膜導体層4の無電解Cuメッキ層5との界面の構造欠陥部分に流れる。

【0015】本発明においては、このエッジ部分に隣接する高誘電体部材7に電磁界分布が引き寄せられ、従来はAg厚膜導体層4の欠陥部分に流れていた電流が、欠陥部分よりも導電率の高い無電解Cuメッキ層5に多く流れるようになる。したがって、伝送損失がさらに減少する。

【0016】図2は、上述のような構成を有するストリップ線路6の断面と、その断面を流れるマイクロ波電流の電流密度分布との関係をグラフ8によって示すものである。このグラフ8から理解されるように、電流密度分布は高誘電体部材7と隣接する無電解Cuメッキ層5のエッジ部分で急激に高くなっている。

【0017】なお、本実施例では、ストリップ線路として、Agペーストで形成した厚膜導体に無電解Cuメッキ層を形成することにより厚膜導体表面の導電率の低い

4

構造欠陥を補い表皮部分を高導電率化したものを示しているが、他の手段により表皮部分を高導電率化するものでもよいことは明らかである。

【0018】また、本実施例では、高誘電体部材としてガラスを使用しているが、誘電率の大きな誘電体部材であれば他の部材でもよい。

【0019】

【発明の効果】以上のように、本発明によれば、例えばストリップ線路の表皮部分を高導電率化したマイクロストリップラインにおいて、ストリップ線路両側に高誘電体部材を隣接配置することにより、電流密度分布を導電率の高い表皮部分に集中させることができるので、マイクロ波の伝送損失を大幅に低減することができる。

【0020】従って、マイクロ波回路において信号伝送効率を大幅に向上させることができ、回路を高性能化することができる。

【図面の簡単な説明】

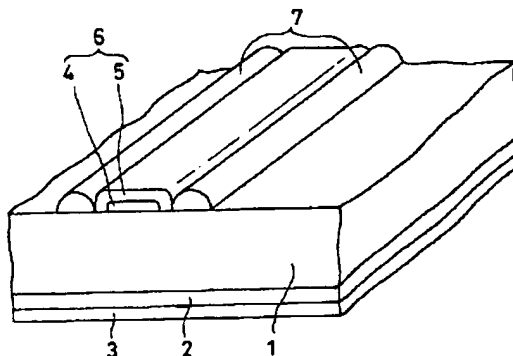
【図1】本発明の一実施例によるマイクロストリップラインの概略の構造を示す断面斜視図である。

【図2】図1のマイクロストリップラインのストリップ線路付近の断面とそのストリップ線路に流れるマイクロ波の電流密度分布との関係を示すグラフである。

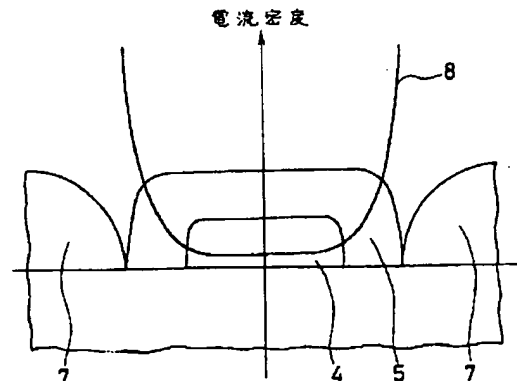
【符号の説明】

- 1 アルミナセラミック基板
- 2、4 Ag厚膜導体層
- 3、5 無電解Cuメッキ層
- 6 ストリップ線路
- 7 高誘電体部材
- 8 電流密度グラフ

【図1】



【図2】



**THIS PAGE BLANK (USPTO)**

**THIS PAGE BLANK (USPTO)**

**THIS PAGE BLANK (USPTO)**